

PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales Büro

INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)



(51) Internationale Patentklassifikation 7 : C30B 25/18, 15/00		A1	(11) Internationale Veröffentlichungsnummer: WO 00/52234
		(43) Internationales Veröffentlichungsdatum:	8. September 2000 (08.09.00)
(21) Internationales Aktenzeichen:	PCT/EP00/01800		
(22) Internationales Anmeldedatum:	2. März 2000 (02.03.00)		
(30) Prioritätsdaten:			
199 09 557.4	4. März 1999 (04.03.99)	DE	
100 04 623.1	3. Februar 2000 (03.02.00)	DE	
(71) Anmelder (für alle Bestimmungsstaaten ausser US):	WACKER SILTRONIC GESELLSCHAFT FÜR HALBLEITERMATERIALIEN AG [DE/DE]; Johannes-Hess-Strasse 24, D-84489 Burghausen (DE).		
(72) Erfinder; und			
(75) Erfinder/Anmelder (nur für US):	SCHAUER, Reinhard [DE/DE]; Moosham 40a, D-83410 Laufen (DE). BLIETZ, Markus [DE/DE]; Wilhelmsederweg 10, D-84529 Titmon- ing (DE). VON AMMON, Wilfried [DE/AT]; Wanghausen 111, A-5122 Hochburg/Ach (AT). SCHMOLKE, Rüdiger [DE/DE]; Windhager Strasse 10, D-84489 Burghausen (DE).		
(74) Anwälte:	RIMBÖCK, Karl-Heinz usw.; Wacker-Chemie GmbH, Zentralbereich PML, Hanns-Seidel-Platz 4, D-81737 München (DE).		
(81) Bestimmungsstaaten:	JP, KR, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).		
Veröffentlicht			
Mit internationalem Recherchenbericht.			
Vor Ablauf der für Änderungen der Ansprüche zugelassenen Frist; Veröffentlichung wird wiederholt falls Änderungen eintreffen.			

(54) Title: SEMICONDUCTOR WAFER COMPRISING A THIN EPITAXIAL SILICON LAYER AND METHOD FOR PRODUCING SAME

(54) Bezeichnung: HALBLEITERSCHEIBE MIT DÜNNER EPITAKTISCHER SILICIUMSCHICHT UND HERSTELLUNGSVERFAHREN

(57) Abstract

The invention relates to a semiconductor wafer which consists of a silicon substrate wafer and an epitaxial silicon layer deposited thereon. The substrate wafer has a specific resistance of 0.1 to 50 Ωcm , an oxygen concentration of less than $7.5 \cdot 10^{17} \text{ atcm}^{-3}$ and a nitrogen concentration of $1 \cdot 10^{13}$ to $5 \cdot 10^{15} \text{ atcm}^{-3}$. The epitaxial layer is 0.2 to 1.0 μm thick and has a surface on which fewer than 30 LLS (localised light scattering) defects which are greater in size than 0.085 μm can be detected. The invention also relates to a method for producing the semiconductor wafer, which is characterised by a sequence of steps comprising: providing the substrate wafer with the aforementioned features, heating the substrate wafer in a deposition reactor to a deposition temperature of at least 1120 °C; and depositing the epitaxial layer thereon with a thickness of 0.2 to 1.0 μm , immediately after the deposition temperature has been reached.

(57) Zusammenfassung

Gegenstand der Erfindung ist eine Halbleiterscheibe bestehend aus einer Substratscheibe aus Silicium und einer darauf abgeschiedenen epitaktischen Silicium-Schicht. Die Substratscheibe weist einen spezifischen Widerstand von 0,1 bis 50 Ωcm , eine Sauerstoffkonzentration von kleiner als $7,5 \cdot 10^{17} \text{ atcm}^{-3}$ und eine Stickstoffkonzentration von $1 \cdot 10^{13}$ bis $5 \cdot 10^{15} \text{ atcm}^{-3}$ auf. Die epitaktische Schicht ist 0,2 bis 1,0 μm dick und besitzt eine Oberfläche, auf der weniger als 30 LLS-Defekte (localised light scattering) mit einer Grösse von mehr als 0,085 μm nachweisbar sind. Gegenstand der Erfindung ist auch ein Verfahren zur Herstellung der Halbleiterscheibe. Es ist gekennzeichnet durch eine Folge von Schritten, umfassend: das Bereitstellen der Substratscheibe mit den genannten Eigenschaften; das Aufheizen der Substratscheibe in einem Abscheidereaktor auf eine Abscheidetemperatur von mindestens 1120 °C; und unmittelbar nach dem Erreichen der Abscheidetemperatur das Abscheiden der epitaktischen Schicht mit einer Dicke von 0,2 bis 1,0 μm .